

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-006562

(43)Date of publication of application : 08.01.2004

(51)Int.Cl.

H01L 29/26  
H01L 21/205  
H01L 21/822  
H01L 27/04  
H01L 33/00  
H01S 5/323

(21)Application number : 2002-191447

(71)Applicant : NATIONAL INSTITUTE FOR  
MATERIALS SCIENCE  
TOKYO INST OF TECHNOL  
FUJI ELECTRIC ADVANCED  
TECHNOLOGY CO LTD

(22)Date of filing : 28.06.2002

(72)Inventor : CHIKYO TOYOHIRO  
RYU EISO  
KOINUMA HIDEOMI  
KAWASAKI MASASHI  
KONISHI YOSHINORI  
YONEZAWA YOSHIYUKI

(30)Priority

Priority number : 2001200000  
2002087198

Priority date : 29.06.2001  
26.03.2002

Priority country : JP

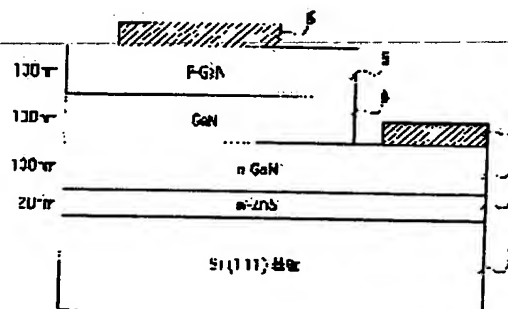
JP

## (54) THIN-FILM ELEMENT AND ITS MANUFACTURING METHOD

(57)Abstract:

**PROBLEM TO BE SOLVED:** To provide a thin-film element that allows an ionic crystal to be subjected to epitaxial growth on an Si monocrystal substrate via an appropriate buffer layer, and to provide a manufacturing method of the thin-film element.

**SOLUTION:** First, a ZnS layer 2 is subjected to epitaxial growth onto an Si monocrystal substrate 1, and ionic crystal thin films (n-GaN layer 3, GaN layer 4, and p-GaN layer 5) are formed on it. The ZnS thin film is an orientation film having improved crystallizability and also has an improved surface flatness. Once ZnS can be subjected to epitaxial growth onto the Si monocrystal substrate, the ion crystal thin films can be easily subjected to epitaxial growth successively. Therefore, by setting the ZnS to a buffer layer, Si and an ionic crystal having a difference in a lattice



BEST AVAILABLE COPY

constant can easily form the epitaxial thin film with less lattice defects on the Si monocrystal substrate. The characteristics of a thin-film device utilizing it can be improved.

---

**LEGAL STATUS**

[Date of request for examination] 06.04.2005  
[Date of sending the examiner's decision of rejection]  
[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
[Date of final disposal for application]  
[Patent number]  
[Date of registration]  
[Number of appeal against examiner's decision of rejection]  
[Date of requesting appeal against examiner's decision of rejection]  
[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

---

**BEST AVAILABLE COPY**

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-6562

(P2004-6562A)

(43) 公開日 平成16年1月8日(2004.1.8)

(51) Int. Cl. <sup>7</sup>

H01L 29/26  
H01L 21/205  
H01L 21/822  
H01L 27/04  
H01L 33/00

F I

H01L 29/26  
H01L 21/205  
H01L 33/00 C  
H01S 5/323 610  
H01L 27/04 C

テーマコード (参考)

5F038  
5F041  
5F045  
5F073

審査請求 未請求 請求項の数 22 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2002-191447 (P2002-191447)  
(22) 出願日 平成14年6月28日 (2002. 6. 28)  
(31) 優先権主張番号 特願2001-200000 (P2001-200000)  
(32) 優先日 平成13年6月29日 (2001. 6. 29)  
(33) 優先権主張国 日本国 (JP)  
(31) 優先権主張番号 特願2002-87198 (P2002-87198)  
(32) 優先日 平成14年3月26日 (2002. 3. 26)  
(33) 優先権主張国 日本国 (JP)

(71) 出願人 301023238  
独立行政法人物質・材料研究機構  
茨城県つくば市千現一丁目2番1号  
(71) 出願人 391012316  
東京工業大学長  
東京都目黒区大岡山2丁目12番1号  
(71) 出願人 000154358  
富士電機アドバンステクノロジー株式会社  
神奈川県横須賀市長坂2丁目2番1号  
(74) 代理人 100077481  
弁理士 谷 義一  
(74) 代理人 100088915  
弁理士 阿部 和夫

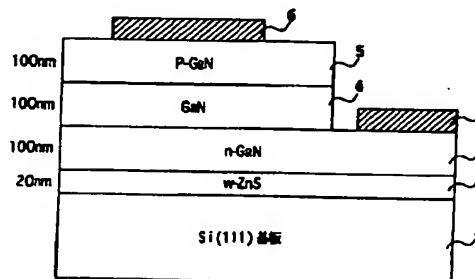
最終頁に続く

(54) 【発明の名称】 薄膜素子及びその製造方法

(57) 【要約】

【課題】 Si 単結晶基板上に適当なバッファ層を介してイオン結晶をエピタキシャル成長させた薄膜素子及びその製造方法を提供すること。

【解決手段】 Si 単結晶基板1上にまずZnS層2をエピタキシャル成長させ、その上にイオン結晶の薄膜 (n-GaN層3とGaN層4とp-GaN層5) を形成する。このZnS薄膜は結晶性の良い配向膜で表面平坦性も良く、ZnSを一旦Si単結晶基板上にエピタキシャル成長させることができれば、続けてイオン結晶薄膜をエピタキシャル成長し易い。したがって、ZnSをバッファ層とすることでSiと格子定数に差があるイオン結晶もSi単結晶基板上に格子欠陥の少ないエピタキシャル薄膜を容易に形成することが可能となり、それを利用した薄膜デバイスの特性を向上させることができる。



BEST AVAILABLE COPY

## 【特許請求の範囲】

## 【請求項 1】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層からなるバッファ層と、該硫化亜鉛層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 2】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層からなるバッファ層と、該硫化亜鉛層上にエピタキシャル成長により形成された 2 種類以上のイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 3】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層と酸化亜鉛層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 4】

前記化合物の薄膜が、2 種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする請求項 3 に記載の薄膜素子。

## 【請求項 5】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層とチタン酸ストロンチウム層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 6】

前記化合物の薄膜が、2 種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする請求項 5 に記載の薄膜素子。

## 【請求項 7】

シリコン単結晶基板上に順次エピタキシャル成長により形成された硫化亜鉛層と白金族層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 8】

シリコン単結晶基板上に順次エピタキシャル成長により形成された硫化亜鉛層、酸化亜鉛層及び白金族層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする薄膜素子。

## 【請求項 9】

白金族の金属が、ロジウム、イリジウム、パラジウム、白金のいずれかまたはこれらの合金であり、その単層膜もしくは複数層の薄膜を成膜したことを特徴とする請求項 7 又は 8 に記載の薄膜素子。

## 【請求項 10】

前記化合物の薄膜が、2 種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする請求項 7、8 又は 9 に記載の薄膜素子。

## 【請求項 11】

前記化合物の薄膜として金属窒化物薄膜を用いることを特徴とする請求項 1 乃至 10 いずれかに記載の薄膜素子。

## 【請求項 12】

10 前記化合物の薄膜として金属酸化物薄膜を用いることを特徴とする請求項 1 乃至 11 いずれかに記載の薄膜素子。

## 【請求項 13】

前記化合物の薄膜として金属硫化物薄膜を用いることを特徴とする請求項 1 乃至 11 いずれかに記載の薄膜素子。

## 【請求項 14】

減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させ、その上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする薄膜素子の製造方法。

## 【請求項 15】

減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させ、その上に 2 種類以上のイオン結合性を有する化合物の薄膜を順次エピタキシャル成長させたことを特徴とする薄膜素子の製造方法。

## 【請求項 16】

30 シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上に酸化亜鉛をエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする薄膜素子の製造方法。

## 【請求項 17】

シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上にチタン酸ストロンチウムをエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする薄膜素子の製造方法。

## 【請求項 18】

シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上に白金族をエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする薄膜素子の製造方法。

## 【請求項 19】

減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させることを特徴とする請求項 16、17

又は18に記載の薄膜素子の製造方法。

【請求項20】

前記化合物の薄膜として金属窒化物薄膜を用いることを特徴とする請求項14乃至19いずれかに記載の薄膜素子の製造方法。

【請求項21】

前記化合物の薄膜として金属酸化物薄膜を用いることを特徴とする請求項14乃至19いずれかに記載の薄膜素子の製造方法。

【請求項22】

前記化合物の薄膜として金属硫化物薄膜を用いることを特徴とする請求項14乃至19いずれかに記載の薄膜素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、イオン結合性を有する化合物（以下、イオン結晶ともいう）を備えた薄膜素子及びその製造方法に関し、より詳細には、イオン結晶薄膜を機能膜として利用する高輝度発光素子（半導体レーザー）、絶縁ゲート型電界効果トランジスタ（MISFET）、高電子移動度トランジスタ（HEMT）、薄膜コンデンサ、その他の電子デバイス薄膜素子及び製造方法に関する。

【0002】

【従来の技術】

GaN薄膜を用いた高輝度発光素子や、AlN/GaN薄膜を用いたMISFETやAlGaIn/GaN薄膜を用いたHEMTなど、窒化物薄膜を用いた素子は数多く提案され実現されている。その他、酸化物、フッ化物、硫化物などのイオン結合性結晶にはさまざまな機能を持った材料があり、それらをSi半導体と組み合わせることにより、イオン結合性結晶薄膜を機能膜として高機能な電子デバイスを形成ことが可能である。

【0003】

これまでに提案されている電子デバイスのうち、上述したものは、イオン結合性結晶薄膜を結晶欠陥の少ない高品質エピタキシャル薄膜とすることで、デバイスの特性は向上する。しかしながら、それらのエピタキシャル薄膜を形成するのは容易ではなく、さまざまな試みがなされている。

【0004】

GaN系の場合、サファイア基板上にMOCVD法（Metal Organic Chemical Vapor Deposition Method；有機金属気相成長法）や、ガスソースMBE法（Molecular Beam Epitaxial Method；分子線エピタキシャル法）の手段で形成する報告（応用物理 第68巻 790ページ 1999年）や、SiC基板の上に減圧式有機金属気相成長法により形成する報告（応用物理 第68巻 798ページ 1999年）

などがある。

【0005】

【発明が解決しようとする課題】

しかしながら、サファイア基板やSiC基板は高価であるため、Si基板上に形成することが望ましい。ところが、Si単結晶基板の上に直接イオン結合性の薄膜をエピタキシャル成長させるのは困難である。その理由としては、シリコンは共有結合性の結晶であり、Siと数%格子定数が違う材料は、基板にコヒーレント（pseudo-morph）に成長せず、格子欠陥が入ってしまうということが考えられる。この格子欠陥はキャリアの移動度を下げたり、発光層の発光効率や薄膜素子の寿命を悪くしてしまう。

【0006】

Si単結晶基板上に薄膜を形成する方法として、バッファ層を介する方法がある。よく用いられるのは、CeO<sub>2</sub>、Y<sub>2</sub>O<sub>3</sub>、ZrO<sub>2</sub>のようなSiより酸化されやすい金属の酸化物を形成し、非晶質のSiO<sub>2</sub>の生成を防ぐ方法である。しかし、Si表面が酸化してしまうことは避けられず、SiO<sub>2</sub>上に形成されたバッファ層の膜質はあまり良くないという問題がある。また、TiNやTa<sub>2</sub>Nを用いたバッファ層もSiN<sub>x</sub>を形成するので良くないという問題がある。

【0007】

本発明はこのような状態に鑑みてなされたもので、その目的とするところは、Si単結晶基板の上に適当なバッファ層を介してイオン結晶をエピタキシャル成長させた薄膜素子及びその製造方法を提供することにある。

【0008】

【課題を解決するための手段】

本発明では、このような目的を達成するために、請求項1に記載の発明は、シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層からなるバッファ層と、該硫化亜鉛層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

【0009】

また、請求項2に記載の発明は、シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層からなるバッファ層と、該硫化亜鉛層上にエピタキシャル成長により形成された2種類以上のイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

【0010】

また、請求項3に記載の発明は、シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層と酸化亜鉛層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

【0011】

この発明は、イオン結晶の薄膜が、硫化亜鉛よりも酸化

亜鉛と格子定数が近い場合や、酸化物の場合や、六方晶の結晶対称性を持つ場合に有効である。

#### 【0012】

また、請求項4に記載の発明は、請求項3に記載の発明において、前記化合物の薄膜が、2種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする。

#### 【0013】

また、請求項5に記載の発明は、シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層とチタン酸ストロンチウム層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

#### 【0014】

この発明は、イオン結晶の薄膜が、硫化亜鉛よりもチタン酸ストロンチウムと格子定数が近い場合や、酸化物の場合や、立方晶の結晶対称性を持つ場合に有効である。

#### 【0015】

また、請求項6に記載の発明は、請求項5に記載の発明において、前記化合物の薄膜が、2種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする。

#### 【0016】

また、請求項7に記載の発明は、シリコン単結晶基板上に順次エピタキシャル成長により形成された硫化亜鉛層と白金族層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

#### 【0017】

また、請求項8に記載の発明は、シリコン単結晶基板上に順次エピタキシャル成長により形成された硫化亜鉛層、酸化亜鉛層及び白金族層とからなるバッファ層と、該バッファ層上にエピタキシャル成長により形成されたイオン結合性を有する化合物の薄膜を備えたことを特徴とする。

#### 【0018】

また、請求項9に記載の発明は、請求項7又は8に記載の発明において、白金族の金属が、ロジウム、イリジウム、パラジウム、白金のいずれかまたはこれらの合金であり、その単層膜もしくは複数層の薄膜を成膜したことを特徴とする。

#### 【0019】

この請求項7、8、9に記載の発明は、イオン結晶の薄膜が硫化亜鉛層と反応物を形成しやすく、薄膜の成長において該硫化亜鉛層と該イオン結晶層の界面において反応物を生じるためにエピタキシャル成長し難い場合に有効である。

#### 【0020】

また、請求項10に記載の発明は、請求項7、8又は9

に記載の発明において、前記化合物の薄膜が、2種類以上のイオン結合性を有する化合物の薄膜を積層形成された薄膜であることを特徴とする。

#### 【0021】

また、請求項11に記載の発明は、請求項1乃至10いずれかに記載の発明において、前記化合物の薄膜として金属窒化物薄膜を用いることを特徴とする。

#### 【0022】

また、請求項12に記載の発明は、請求項1乃至11いずれかに記載の発明において、前記化合物の薄膜として金属酸化物薄膜を用いることを特徴とする。

#### 【0023】

また、請求項13に記載の発明は、請求項1乃至11いずれかに記載の発明において、前記化合物の薄膜として金属硫化物薄膜を用いることを特徴とする。

#### 【0024】

また、請求項14に記載の発明は、減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させ、その上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする。

#### 【0025】

また、請求項15に記載の発明は、減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させ、その上に2種類以上のイオン結合性を有する化合物の薄膜を順次エピタキシャル成長させたことを特徴とする。

#### 【0026】

また、請求項16に記載の発明は、シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上に酸化亜鉛をエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする。

#### 【0027】

また、請求項17に記載の発明は、シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上にチタン酸ストロンチウムをエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする。

#### 【0028】

また、請求項18に記載の発明は、シリコン単結晶基板上に硫化亜鉛をエピタキシャル成長させ、その上に白金族をエピタキシャル成長させ、さらにその上にイオン結合性を有する化合物の薄膜をエピタキシャル成長させたことを特徴とする。

#### 【0029】

また、請求項19に記載の発明は、請求項16、17又は18に記載の発明において、減圧下において、シリコン単結晶基板に分子状の硫化亜鉛を供給することにより前記基板上に硫化亜鉛をエピタキシャル成長させること

を特徴とする。

#### 【0030】

また、請求項20に記載の発明は、請求項14乃至19いずれかに記載の発明において、前記化合物の薄膜として金属窒化物薄膜を用いることを特徴とする。

#### 【0031】

また、請求項21に記載の発明は、請求項14乃至19いずれかに記載の発明において、前記化合物の薄膜として金属酸化物薄膜を用いることを特徴とする。

#### 【0032】

また、請求項22に記載の発明は、請求項14乃至19いずれかに記載の発明において、前記化合物の薄膜として金属硫化物薄膜を用いることを特徴とする。

#### 【0033】

##### 【発明の実施の形態】

以下、図面を参照して本発明の実施例について説明する。

##### 【実施例1】

図1は、本発明により形成したGa<sub>0.5</sub>N<sub>0.5</sub>発光ダイオード素子の構成を示す図で、図中符号1はSi(111)単結晶基板で、2は単結晶基板1上に形成されたW-ZnS層(20nm; Wはウルツ鉱構造のZnSであることを示す)、3はW-ZnS層2上に形成されたn-GaN層3(100nm)、4はn-GaN層3上に形成され、発光層として機能するGa<sub>0.5</sub>N<sub>0.5</sub>層(100nm)、5はGa<sub>0.5</sub>N<sub>0.5</sub>層4の上に形成されたp-GaN層(100nm)、6はp-GaN層5上に形成された上部電極、7はn-GaN層3上に形成された下部電極を示している。

#### 【0034】

Si(111)単結晶基板をHF(Hydrogen Fluoride; 弗化水素)で自然酸化膜を除去し水洗のあとに成膜室に入れ、10分程度で真空にひいた。基板温度750℃にてZnSをPLD(Pulsed Laser Deposition)法にて約20nm形成した。n型のGa<sub>0.5</sub>N<sub>0.5</sub>層3を100nm形成するにはSiをドーピングした。中間にキャリアドーピングしないGa<sub>0.5</sub>N<sub>0.5</sub>層を100nm形成した。p型のGa<sub>0.5</sub>N<sub>0.5</sub>層5を100nm形成するにはMgをドーピングした。

#### 【0035】

本発明では、バッファ層にSiと格子定数の非常に近いZnSを用いる。すなわち、Si単結晶基板上にまずZnS層2をエピタキシャル成長させ、その上に目的とするイオン結晶の積層薄膜(n-GaN層3とGa<sub>0.5</sub>N<sub>0.5</sub>層4とp-GaN層5)を形成して電子デバイスを作成した。

#### 【0036】

ZnS層2は、六方晶のウルツ鉱構造ではa軸が3.820オングストロームで、Si(111)単結晶基板1を六方晶と見立てた場合のa軸長3.840Åに対し、

僅か0.5%だけ小さく結晶系も一致し整合性が良い。Siの硫化物SiS<sub>2</sub>の生成ギブズエネルギー( $\Delta G = -206.5 \text{ kJ/mol}$ )は、Znの硫化物ZnSの生成ギブズエネルギー(ウルツ鉱の場合 $\Delta G = -188.28 \text{ kJ/mol}$ )よりわずかに絶対値が大きい。PLD法を用いた非平衡の成膜ではSi界面にSiS<sub>2</sub>を形成せずにc軸配向ZnSがエピタキシャル成長することが成膜実験によって判明した。このZnS薄膜は結晶性の良い配向膜で表面平坦性も良い。

#### 10 【0037】

図2は、透過型電子顕微鏡観察によるZnS薄膜の断面構造を示す図である。つまり、本発明で形成したZnS/Si(111)薄膜の断面TEM像を示す図である。Si基板に対しZnSの結晶が整合して成長している。その界面の非晶質部分は3~5nm程度見えているが、ZnSはきれいなエピタキシャル成長していることから、非晶質部分はZnS薄膜の成長過程で形成されたものであると考えられ、ZnS成長の初期にはSiS<sub>2</sub>層がほとんど形成されていないと考えられる。

#### 20 【0038】

図3(a)、(b)は、ZnSバッファ層のXRD(X-Ray Diffraction; X線回折)測定結果を示す図で、図3(a)は2 $\theta$ - $\omega$ スキャン測定結果を示し、図3(b)はW-ZnS(105)のPhi( $\Phi$ )スキャン測定結果を示す図で、六方晶のウルツ鉱構造ZnSがSi(111)単結晶基板1にエピタキシャル成長していることを示している。W-ZnS層の(004)ピークのrocking curve半値幅は、0.28deg.と結晶性が良い。

#### 30 【0039】

図4は、ZnS/Si(111)薄膜のAFM(atomic force microscopy; 原子間力顕微鏡)像を示す図である。表面の平坦性はRMS(root mean square)が数nmと非常に平坦である。本発明では実際に高い結晶性で非常に平坦なZnSバッファ層を形成することに特徴がある。

#### 【0040】

さらに、ZnSを一旦Si単結晶基板上にエピタキシャル成長させることができれば、続けてイオン結晶薄膜をエピタキシャル成長し易くなる。

#### 【0041】

例えば、Ga<sub>0.5</sub>N<sub>0.5</sub>の場合、Ga<sub>0.5</sub>N<sub>0.5</sub>は六方晶でa軸が3.160オングストロームとSiに比べ約18%も小さくSi上にはエピタキシャル成長が困難だが、約17%格子不整合のあるZnS上にはエピタキシャル成長が可能である。ZnSの極性度(イオン結合性を示す指標)は0.75と大きく、Ga<sub>0.5</sub>N<sub>0.5</sub>の極性度も0.6と大きい。極性度の高いもの同士の間は長周期構造で格子整合をすることが可能でエピタキシャルに接合し易い。その現象はドメインマッチングまたはハイパーオーダーエピタ

キシと呼ばれる(酸化物エレクトロニクス調査報告書 I I 日本電子工業振興会編(1997)135ページ~141ページを参照)。Siは100%共有結合性(極性度は0%)であるため、ハイヤーオーダーエピタキシは起こし難い。

#### 【0042】

図5は、ハイヤーオーダーエピタキシの概念図を示す図で、格子定数が3:2の組合せを示している。

#### 【0043】

従って、ZnSをバッファ層とすることでSiと格子定数に差があるイオン結合性結晶もSi単結晶基板上に格子欠陥の少ないエピタキシャル薄膜を容易に形成することが可能となり、それを利用した薄膜デバイスの特性を向上させることができる。

#### 【0044】

図3(a)は、Si(222)とW-ZnS(004)のピークを示しており、両者の格子定数はほとんど等しいため重なってピークが得られる。それぞれ $K\alpha_1$ 、 $K\alpha_2$ ピークを有するので合計4つのピークに分解している。ZnSはその他の方位は観測されておらず、c軸配向していることが分かる。図3(b)は、6回対称の回折線であることからSi(220)と面内で同方向にエピタキシャル成長していることが分かる。図6に形成したGaIn発光ダイオード素子の発光スペクトルを示す。紫外発光を確認した。知られているように、Inをドーピングすると青色発光するので、本発明においても、GaInにInをドーピングすることによって、青色発光を得ることが可能である。

#### 【0045】

なお、上述した実施例では、イオン結晶薄膜を機能膜として利用する高輝度発光素子について説明したが、絶縁ゲート型電界効果トランジスタ(MISFET)、高電子移動度トランジスタ(HEMT)、薄膜コンデンサ、各種センサ、光スイッチ薄膜素子、強誘電体メモリ(FRAM)、磁気抵抗効果を利用したメモリ(MRAM)、超伝導応用素子、その他の電子デバイス薄膜素子に適用することも可能である。

#### 【0046】

これまでにZnSをバッファとして利用することが提案されていた。例えば、特開平3-160735号公報、特開平3-160736号公報、特開平3-187189号公報である。しかし、これらの公報にはZnSの結晶性や膜質について明確に示したデータは無い。

#### 【0047】

従来ZnS薄膜は、主にMBE法、MOCVD法、真空蒸着法、スパッタ法などで作成されてきた。ZnS薄膜を結晶性良く成長させることを困難にしていたのは硫黄が高い蒸気圧を有するため、比較的低い基板温度でなければ硫黄の欠損した薄膜しか得られないとされてきたからである。従って、これまで薄膜形成温度は200℃か

ら400℃の範囲で行われてきた。しかし、低い基板温度では構成原子が十分なマイグレーション起こすことができずに、ZnSの結晶性を悪くしていた。

#### 【0048】

本発明では、ZnS薄膜の製造方法に特徴がある。ZnSの分子の蒸気圧は硫黄や亜鉛原子よりもかなり低く、800℃でも数mTorr程度である。そこで基板温度600℃~800℃程度の高温で基板に分子状のZnSを供給した。具体的にはPLD法を用いた。PLD法で用いるエキシマレーザーは波長の短い光であり、KrFの場合248nmであり、約2eVの高いエネルギーを持つ。短波長、高密度の光をZnSの焼結体(ターゲット)にパルス状に照射することにより、ZnSターゲット表面から硫黄原子、亜鉛原子、ZnS分子など高いエネルギーを持ったさまざまな粒子が蒸発し、基板表面に到達する。到達した粒子のうちZnS分子は高い運動エネルギーと高い基板温度による熱エネルギーによって基板表面でマイグレーションを起こし適当な格子位置でZnSが結晶化する。余分な硫黄原子や亜鉛原子は高い蒸気圧のため基板から再蒸発し、基板上には化学量論通りの単結晶的なZnS薄膜が形成される。

#### 【0049】

本発明では、以上示してきたように高品質なZnSを形成することに成功した。高品質なZnS薄膜を形成するのはPLD法に限らず、基板に分子状のZnSを供給させることができれば可能である。例えば、従来のMBE法、真空蒸着法、スパッタ法などは原子状の硫黄と亜鉛を、またはMOCVD法では亜鉛を含む有機化合物と硫化水素を基板上に供給する。

#### 【0050】

そこで、基板表面に光照射したり、イオンビームを照射するなどしてZnS分子を効率よく生成し、基板上にZnS分子を供給することができれば、これらの方法でも高品質なZnS薄膜が形成できると考えられる。このように形成させた高品質なZnSバッファ層上であれば、引き続きイオン結晶をエピタキシャル成長させ、高品質なイオン結晶薄膜が得られ、それを利用したデバイスは特性を向上することができることから、本発明には進歩性があると考えられる。

#### 【0051】

ZnSをSi基板のバッファ層として用いる利点には、ZnSの結晶構造が六方晶のウルツ鉱構造(W-ZnS)と立方晶のセン亜鉛構造(ZB-ZnS、ZBはZincblende構造を示す)の2形態をとることも挙げられる。Si(111)基板上にウルツ鉱構造のZnSを、Si(100)基板上にはセン亜鉛構造のZnSを作り分けることが可能である。よって、六方晶の対称性を持つイオン結晶を形成する場合はSi(111)基板を用い、立方晶の対称性を持つイオン結晶を形成する場合にはSi(100)基板を用い、ZnSバッファ



層を形成すると、容易にその上に各イオン結晶を形成することが可能である。また、SiデバイスにおいてはショットキーバリアダイオードはSi(111)基板を、集積回路などではSi(100)基板を一般には使用しており、Siデバイスと機能性薄膜の複合デバイスを形成する際にZnSはどちらの基板に対しても良いバッファ層となり得る。

#### 【0052】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層と、該硫化亜鉛層上にエピタキシャル成長により形成された酸化亜鉛層（これをあわせてZnO/ZnSバッファ層と呼ぶことにする）を基板として用いることは、イオン結晶を成長させるためには有効であり、高い膜質のイオン結晶薄膜を得る良い手段である。本発明で提案するZnO/ZnSバッファ層の製造方法は、従来にない良質のZnO/ZnSバッファ層を提供する方法である。その上に結晶性良くイオン結晶をエピタキシャル成長させることが可能であり、特性の向上した薄膜素子を提供する手段である。本発明は、イオン結晶の薄膜が、硫化亜鉛よりも酸化亜鉛と格子定数が近い場合や、酸化物の場合に有効である。また、六方晶の結晶対称性を持つ場合には、Si(111)基板上を用いることにより特に有効な手段となる。

#### 【0053】

ZnOもZnSと同じ結晶構造を有するが、a軸の格子定数が15%小さい。その大きな格子不整合のためZnOを形成するときに界面の結晶性が不安定になる可能性がある。また、ZnOの生成ギブズエネルギー( $\Delta G = -318.32 \text{ kJ/mol}$ )は、ZnSのそれ(ウルツ鉱の場合 $\Delta G = -188.28 \text{ kJ/mol}$ )よりも絶対値が大きいため、酸化雰囲気においてZnSバッファ層表面が酸化され、ZnSバッファ層の結晶性が損なわれる可能性がある。

#### 【0054】

これを避ける方法に金属酸化物薄膜を形成する初期段階では、成膜室に酸素を導入せず、金属酸化物層が数原子層以上形成されてから酸素を導入する方法を提案する。金属酸化物薄膜がZnOの場合にはZnO/ZnS/Si薄膜を形成することができる。

#### 【0055】

ZnS薄膜上にZnO薄膜をエピタキシャル成長させる試みは、既に静岡大学のA. Miyakeらにより論文が2編公表されている。彼らのZnO/ZnS薄膜製造方法の概略を述べる。

#### 【0056】

第1の論文は、Journal of crystal Growth 214/215 (2000)に掲載されている。まず、Si(111)基板を酸洗浄し、ZnS薄膜を基板温度200℃にて約50nm、真空蒸着法で形成ZnO薄膜を基板温度400℃～600℃にて真

空蒸着法で形成する。成膜後に大気中800℃～1000℃にて1時間熱処理を行いZnO薄膜の結晶性を高める。大気中1000℃の熱処理を行った試料の結晶性は、ZnOのXRD(0002)ピークのrocking curve半値幅が0.276deg.であったと報じている。

#### 【0057】

第2の論文は、Japanese Journal of Applied Physics (39 2000)に掲載されている。まず、Si(111)基板を酸洗浄し、ZnS薄膜を基板温度200℃にてEB蒸着法で形成し、大気中800℃で15時間熱処理することでZnSの表面を酸化してZnO/ZnS/Si薄膜を得る。ZnO薄膜のXRD(0002)ピークのrocking curve半値幅は、0.255deg.と結晶性の高いZnO薄膜が形成されると論じている。いずれの方法においても、1) ZnSの形成は基板温度200℃の蒸着法にて形成、2) 大気中800℃以上の熱処理、が必要条件となっている。

#### 【0058】

そこで本出願人の一人は追試した。その結果、ZnS/Si薄膜を上述したPLD法で形成し、大気中900℃で2時間熱処理したZnO/ZnS/Si薄膜は、平坦性が悪くSEM観察を行うとZnS薄膜内部に多数穴があることが判明した。

#### 【0059】

図7は、追試実験により得られたZnO/ZnS/Si薄膜の断面SEM像を示す図である。よってこの成膜方法では結晶性が良くかつ平坦性の良いZnO/ZnS/Si薄膜を得ることはできない。

#### 【0060】

図8は、本発明により得られたZnO/ZnS/Si薄膜の断面TEM像を示す図で、本発明で提案するZnO薄膜を形成する初期段階では成膜室に酸素を導入せず、ZnO層が数原子層以上形成されてから酸素を導入する方法により形成したZnO/ZnS/Si薄膜の断面TEM像を示している。ZnO薄膜が高い結晶性で成長していることが分かる。

#### 【0061】

図9は、本発明によって得られたZnO/ZnS/Si薄膜のAFM表面形状観察像を示す図である。RMSは10nm以下であり、平坦性の良いZnO/ZnS/Si薄膜が得られていることが分かる。

#### 【0062】

静岡大学の論文において、ZnSがZnOのバッファになるのは「構造が似ているから」とあり、イオン結合性の高さを問題にしていけないので「イオン結合性の高いZnSをバッファにすることでイオン結晶をドメインマッチングさせエピ成長を容易にさせる」という発想をその論文からは直ちに導くことはできない。また、ZnO/

ZnS/Si構造自身がイオン結晶薄膜のパッファとして適当であることも論文では指摘されておらず、いまままで報告されていない新構造である。

#### 【0063】

本発明により得られたZnO/ZnSパッファ層の膜質の良いもう一つの理由のが、図8の断面TEM像を観察することで分かった。ZnS上にZnOを成長させる場合、ドメインマッチングの関係でエピタキシャル成長し易くなるだけでなく、ZnSの表面の一部が酸化し、それを微小な結晶核としてZnOが成長していることが、ZnO層の結晶性をさらに高めていると考えられる。

#### 【0064】

##### [実施例2]

図10は、本発明により形成した薄膜コンデンサ素子の構成を示す図で、図中符号11はn型Si(111)基板、12はn型Si(111)基板11上に形成されたAlドープW-ZnS層(15nm)、13はAlドープW-ZnS層12上に形成されたAlドープW-ZnO層(400nm)、14はAlドープW-ZnO層13上に形成されたSrTiO<sub>3</sub>層(190nm)、15はSrTiO<sub>3</sub>層14上に形成された上部電極(200nm)を示している。

#### 【0065】

つまり、n型Si(111)単結晶基板11を用い、ウルツ鉱構造ZnS層12を15nm形成し、その上にZnO層13を400nm形成し、続いてSrTiO<sub>3</sub>の誘電体層14を形成し、続いてPtの上部電極15を形成した。下部電極はSi基板11としている。

#### 【0066】

SrTiO<sub>3</sub>や他のペロブスカイト型酸化物のように白金族と格子定数の近いイオン結晶をエピタキシャル成長させる場合、その下地層にPtなどの白金族を挿入し、イオン結晶の結晶性を高めることができる。この実施例2も、STO層の下にPt層を10nm程度挿入することでSTOの結晶性を高めることができる。白金族はZnOに比べてSTOに格子定数がより近い。また、白金族はfcc構造を有し、下地層の結晶の対称性により白金族が(100)配向や(111)配向その他に配向する性質を利用するからである。

#### 【0067】

このような構成を有する薄膜コンデンサ素子は、以下のように製造される。まず、n型の低抵抗Si(111)単結晶基板をHFで自然酸化膜を除去し、水洗のあとに成膜室に入れ、10分程度で真空にひいた。基板温度750℃にてAlを1%ドープしたZnSをPLD法にて約15nm形成した。次に、Alを1%ドープしたZnOをPLD法にて約400nm形成した。ZnO形成の初期段階では酸素を導入せず真空中で成膜を行い、数nmZnOを形成した後から酸素を5×10<sup>-4</sup>Torr導入した。次に、SrTiO<sub>3</sub>を約190nmの厚さに

PLD法で形成した。最後にスパッタ法でPtのφ0.5mmの面積を有する上部電極層を約200nm形成した。ZnSもZnOもAlをドープして導電性を持たしであるのでSi基板自身を下部電極とするコンデンサが形成された。

#### 【0068】

図11は、本発明により形成されたZnO/ZnSパッファ層のXRD 2θ-ωスキャン測定結果及びZnO(0002)ピークのrocking curveを示す図である。Si基板の(222)、(444)ピークおよびZnO薄膜の(0002)、(0004)ピークが見られる。ZnS薄膜のピークはSi基板のピークに重なるために見えていない。図中に挿入された図は、ZnO(0002)ピークのrockingカーブを示す。その半値幅は0.25deg.とたいへん狭く、ZnOがエピタキシャル成長していることを示している。

#### 【0069】

図12は、本発明により形成されたZnO/ZnS/Si(111)薄膜のXRD Phi(φ)スキャン測定結果を示す図である。上段の図は六回対称を表していることから六方晶のウルツ鉱構造ZnSの(105)ピークがSi(404)と面内で同方向にエピタキシャル成長していることを示す。下段の図は同じく六方晶のウルツ鉱構造ZnOの(105)ピークがZnSと同様にSi(404)と面内で同方向にエピタキシャル成長していることを示す。

#### 【0070】

図13は、本発明により形成されたコンデンサの±5Vのhysteresis curve測定結果を示す図で、駆動電圧に対する分極の様子を示している。このことからSrTiO<sub>3</sub>層は約300と高い比誘電率を示すことが分かった。

#### 【0071】

シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層と、該硫化亜鉛層上にエピタキシャル成長により形成されたSrTiO<sub>3</sub>(略してSTOと呼ぶ)層(これをあわせてSTO/ZnSパッファ層と呼ぶことにする)を基板として用いることは有効であり、高い膜質のイオン結晶薄膜を成長させる良い手段である。本発明で提案するSTO/ZnSパッファ層の上に結晶性良くイオン結晶をエピタキシャル成長させることが可能であり、特性の向上した薄膜素子を提供する手段である。この発明は、イオン結晶の薄膜が、硫化亜鉛よりもSTOと格子定数が近い場合や、酸化物の場合に有効である。また、立方晶の結晶対称性を持つ場合にはSi(100)基板上を用いることにより特に有効な手段となる。

#### 【0072】

##### [実施例3]

図14は、本発明により形成した薄膜コンデンサ素子の

構成を示す図で、図中符号21はn型Si(100)基板、22はn型Si(100)基板21上に形成されたAlドープZnS層(40nm)、23はAlドープZnS層22上に形成されたSrTiO<sub>3</sub>層(450nm)、24はSrTiO<sub>3</sub>層23上に形成された上部電極(200nm)を示している。

#### 【0073】

つまり、n型Si(100)単結晶基板21を用い、セン亜鉛銦構造ZnS層22を30nm形成し、その上にSrTiO<sub>3</sub>の誘電体層23を形成し、続いてPtの上部電極24を形成した。下部電極はSi基板21としている。

#### 【0074】

このような構成を有する薄膜コンデンサ素子は、以下のように製造される。まず、n型のSi低抵抗(100)単結晶基板をHFで自然酸化膜を除去し、水洗のあとに成膜室に入れ、10分程度で真空にひいた。基板温度700℃にてAlを1%ドープしたZnSをPLD法にて約40nm形成した。次に、SrTiO<sub>3</sub>をPLD法にて約450nm形成した。SrTiO<sub>3</sub>形成の初期段階では酸素を導入せず真空中で成膜を行い、数nmのSrTiO<sub>3</sub>を形成した後から酸素を5×10<sup>-4</sup>Torr導入した。最後に、スパッタ法でPtのφ0.5mmの面積を有する上部電極層を約200nm形成した。ZnSはAlをドープして導電性を持たしてあるのでSi基板自身を下部電極とするコンデンサが形成された。

#### 【0075】

図15は、本発明により形成されたSTO/ZnSバッファ層のXRD Phi(φ)スキャン測定結果を示す図である。上段の図は4回対称を表していることから立方晶のセン亜鉛銦構造ZnSがSiと面内で同方向にエピタキシャル成長しており、その上に立方晶のSTOが45度回転してエピタキシャル成長していることを示す。

#### 【0076】

図16(a)、(b)は、STO/ZnS/Si薄膜の断面TEM像を示す図である。図16(a)はZnS/Si界面を、図16(b)はSTO/ZnS界面を示している。ともに良好な界面である。

#### 【0077】

図17は、本発明により形成されたSTO/ZnS/Si(111)薄膜のAFM表面形状像を示す図である。RMS=1.8nmの大変平坦な膜が得られている。よってSTO/ZnS薄膜はコンデンサ素子の構造として良いだけでなく、バッファ層構造としても良好であることが示された。

#### 【0078】

イオン結晶の薄膜が硫化亜鉛層と反応物を形成しやすく、薄膜の成長において硫化亜鉛層とイオン結晶層の界面において反応物を生じるためにエピタキシャル成長し

難い場合がある。その場合、シリコン単結晶基板上に、エピタキシャル成長により形成された硫化亜鉛層と、該硫化亜鉛層上にエピタキシャル成長により形成された白金族層(これをあわせて白金族/ZnSバッファ層と呼ぶことにする)を基板として用いることは、イオン結晶を成長させるのに有効で、高い膜質のイオン結晶薄膜を得る良い手段である。本発明で提案する白金族/ZnSバッファ層の上に結晶性良くイオン結晶をエピタキシャル成長させることが可能であり、特性の向上した薄膜素子を提供する手段である。

#### 【0079】

この発明は、イオン結晶の薄膜が、硫化亜鉛よりも白金族と格子定数が近い場合に有効である。また、立方晶の結晶対称性を持つ場合にはSi(100)基板を用いZB-ZnSを形成して(100)配向の白金族を形成することができ、六方晶の結晶対称性を持つ場合にはSi(111)基板を用い、W-ZnSを形成して(111)配向の白金族を形成し、イオン結晶薄膜を引き続きエピタキシャル成長させることができる有効な手段である。

#### 【0080】

Si基板上に形成したZnSバッファ層上に形成する白金族は、具体的にはロジウム、イリジウム、パラジウム、白金が適する。それらの金属は白金族に属する貴金属でみな硫化されにくく安定な界面を形成すると考えられる。また、それらの金属は面心立方格子の構造をとり、格子定数は、それぞれ0.38031nm、0.3839nm、0.3890nm、0.3923nmである。それらの格子定数は、SiやZnSの格子定数の√2分の1(それぞれ0.3840nmと0.3825nm)にたいへん近く、SiとZnSとそれら白金族の格子定数のマッチングは大変良い。

#### 【0081】

よって、Si基板上に形成したZnSバッファ層上にそれら白金族の層をエピタキシャル成長させることができる。その直上にイオン結晶薄膜を形成すれば、下地の界面は安定する。また、代表的なペロブスカイト型酸化物は約0.39nmの格子定数を持つ。それに対してもそれら白金族の格子定数は良いマッチングを示すので、エピタキシャル酸化物薄膜を製造することができる。

#### 【0082】

#### 【実施例4】

図18は、本発明により形成したBSTO/Pt/ZnSコンデンサ素子の構成を示す図で、図中符号31はn型Si(100)基板、32はn型Si(100)基板31上に形成されたAlドープZnS層(200nm)、33はAlドープZnS層32上に形成されたPt層(20nm)、34はPt層33上に形成された(Ba, Sr)TiO<sub>3</sub>層(300nm)、35は(Ba, Sr)TiO<sub>3</sub>層34上に形成された上部電

極(200nm)を示している。

#### 【0083】

つまり、n型Si(100)単結晶基板31を用い、セン亜鉛銦構造ZnS層32を200nm形成し、その上にPt層33を20nm形成し、続いて(Ba, Sr)TiO<sub>3</sub>の誘電体層34を形成し、続いてPtの上部電極35を形成した。下部電極はSi基板31としている。

#### 【0084】

このような構成を有する薄膜コンデンサ素子は、以下のように製造される。まず、n型のSi(100)単結晶基板をHFで自然酸化膜を除去し、水洗のあとに成膜室に入れ、10分程度で真空にひいた。基板温度750℃にてAlを1%ドーブしたZnSをPLD法にて約200nm形成した。次に、Ptをスパッタ法で基板温度400℃で10nm形成し、基板温度を500℃に上げてさらに10nm形成し、引き続きスパッタ法で(Ba, Sr)TiO<sub>3</sub>を300nm形成した。最後に、スパッタ法でPtのφ0.5mmの面積を有する上部電極層を約200nm形成した。ZnSはAlをドーブして導電性を持たしてあるのでSi基板自身を下部電極とするコンデンサが形成された。

#### 【0085】

図19は、本発明により形成されたPt/ZnSパッファ層のXRD Phi(φ)スキャン測定結果を示す図である。この図は4回対称を表していることから立方晶のPtが立方晶のセン亜鉛銦構造ZnSにエピタキシャル成長していることを示す。

#### 【0086】

図20は、本発明により形成されたBSTO/Pt/ZnS/Si薄膜のXRD in-plane測定結果を示す図である。2θの小さい方からZnS(200)、BSTO(200)、Pt(200)のピークを示す。BSTOとPtのrocking curveの半値幅が、約2deg.程度とやや広いのは成膜条件の最適化がなされていないためである。これらの測定結果によりBSTO/Pt/ZnS/Si薄膜はそれぞれエピタキシャル成長していることが確認され、コンデンサが形成された。

#### 【0087】

さらに、他の薄膜素子として、例えば(J. Z. Sun, W. J. Gallagher, P. R. Duncombe, L. Krusin-Elbaum, R. A. Altman, A. Gupta, Yu Lu, G. Q. Gong and Gang Xiao, Appl. Phys. Lett. 69, 3266 (1996))に記載の(La, Sr)MnO<sub>3</sub>/SrTiO<sub>3</sub>/(La, Sr)MnO<sub>3</sub>構造を用い磁気センサを形成することができる。Si基板上にZnSパッファ層またはZnO/Z

nS、STO/ZnS、Pt/ZnS構造のパッファ層をエピタキシャルに形成し、その上にエピタキシャル成長により、(La, Sr)MnO<sub>3</sub>、SrTiO<sub>3</sub>、(La, Sr)MnO<sub>3</sub>を順次形成して磁気センサを形成できる。

#### 【0088】

また、National Technical Report Vol. 33No. 6, 687 (1987)に記載の電気光学効果を有する酸化物材料(Pb, La)(Zr, Ti)O<sub>3</sub>を用いて光スイッチ薄膜素子を形成することができる。Si基板上に、ZnSパッファ層または、ZnO/ZnS、STO/ZnS、Pt/ZnS構造のパッファ層をエピタキシャルに形成し、その上に、エピタキシャル成長によりTa<sub>2</sub>O<sub>5</sub>および(Pb, La)(Zr, Ti)O<sub>3</sub>を順次形成し、光スイッチ薄膜素子を形成できる。

#### 【0089】

#### 【発明の効果】

以上説明したように本発明によれば、Si基板上にエピタキシャル成長により形成されたZnSパッファ層またはZnO/ZnS、STO/ZnS、Pt/ZnS構造のパッファ層を介することでSi基板上にイオン結合性結晶をエピタキシャル成長させた薄膜素子を形成することが容易となり、特性向上も見込まれる。とくにイオン結合性結晶としてGaNを形成した場合、従来の形成方法よりも安価にGaNを用いた薄膜素子が製造できる。

#### 【0090】

また、ZnSパッファ層単独でなくZnO/ZnS、STO/ZnS、Pt/ZnS構造のパッファ層を用いることにより、ZnS層の表面からZnやSやZnSの蒸発を抑えることができるので、引き続きイオン結晶の成長時にそれらの不純物混入を防いだり、薄膜製造装置に対する汚染も防いだりする働きもする。

#### 【図面の簡単な説明】

【図1】本発明により形成したGaN発光ダイオード素子の構成を示す図である。

【図2】透過型電子顕微鏡観察によるZnS薄膜の断面構造を示す図である。

【図3】ZnSパッファ層のXRD(X-Ray Diffraction; X線回折)測定結果を示す図で、

(a)は2θ-ωスキャン測定結果を示し、(b)はW-ZnS(105)のPhi(Φ)スキャン測定結果を示す図である。

【図4】ZnS/Si(111)薄膜のAFM(原子間力顕微鏡)像を示す図である。

【図5】ハイヤーオーダーエピタキシーの概念図を示す図である。

【図6】本発明で形成したGaN発光ダイオード素子の発光スペクトルを示す図である。

【図7】追試実験により得られたZnO/ZnS/Si

薄膜の断面SEM像を示す図である。

【図8】本発明により得られたZnO/ZnS/Si薄膜の断面TEM像を示す図である。

【図9】本発明によって得られたZnO/ZnS/Si薄膜のAFM表面形状観察像を示す図である。

【図10】本発明により形成した薄膜コンデンサ素子の構成を示す図である。

【図11】本発明により形成されたZnO/ZnSバッファ層のXRD  $2\theta-\omega$  スキャン測定結果及びZnO (0002) ピークのrocking curveを示す図である。

【図12】本発明により形成されたZnO/ZnS/Si (111) 薄膜のXRD  $\Phi$  スキャン測定結果を示す図である。

【図13】本発明により形成されたコンデンサの $\pm 5V$ のhysteresis curve測定結果を示す図である。

【図14】本発明により形成した薄膜コンデンサ素子の構成を示す図である。

【図15】本発明により形成されたSTO/ZnSバッファ層のXRD  $\Phi$  スキャン測定結果を示す図である。

【図16】STO/ZnS/Si薄膜の断面TEM像を示す図で、(a)はZnS/Si界面を、(b)はSTO/ZnS界面を示す図である。

【図17】本発明により形成されたSTO/ZnS/Si (111) 薄膜のAFM表面形状像を示す図である。

【図18】本発明により形成したBSTO/Pt/ZnSコンデンサ素子の構成を示す図である。

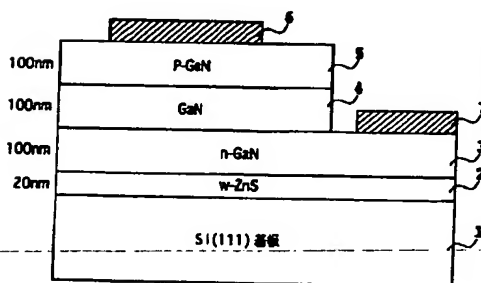
【図19】本発明により形成されたPt/ZnSバッファ層のXRD  $\Phi$  スキャン測定結果を示す図である。

【図20】本発明により形成されたBSTO/Pt/ZnS/Si薄膜のXRD  $\Phi$  スキャン測定結果を示す図である。

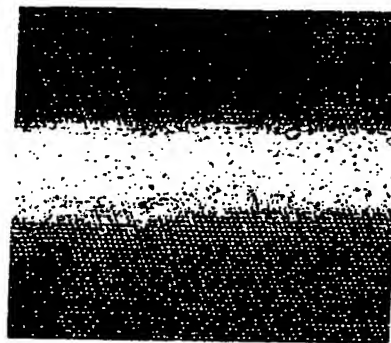
【符号の説明】

- 1 Si (111) 単結晶基板
- 2 W-ZnS層
- 3 n-GaN層3 (100nm)
- 4 GaN層 (100nm)
- 5 p-GaN層 (100nm)
- 6 上部電極
- 7 下部電極
- 11 n型Si (111) 基板
- 12 AlドープW-ZnS層 (15nm)
- 13 AlドープW-ZnO層 (400nm)
- 14 SrTiO<sub>3</sub>層 (190nm)
- 15 上部電極 (200nm)
- 21 n型Si (100) 基板
- 22 AlドープZB-ZnS層 (30nm)
- 23 SrTiO<sub>3</sub>層 (450nm)
- 24 上部電極 (200nm)
- 31 n型Si (100) 基板
- 32 AlドープZB-ZnS層 (200nm)
- 33 Pt層 (20nm)
- 34 (Ba, Sr)TiO<sub>3</sub>層 (300nm)
- 35 上部電極 (200nm)

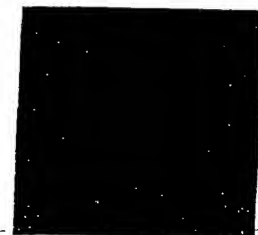
【図1】



【図2】



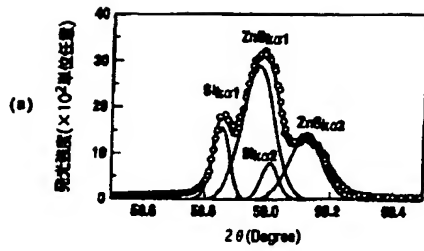
【図4】



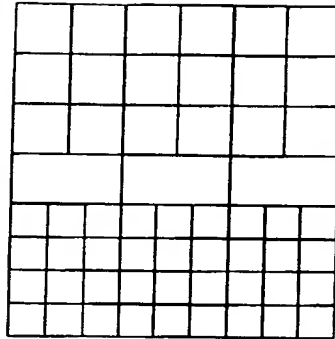
【図17】



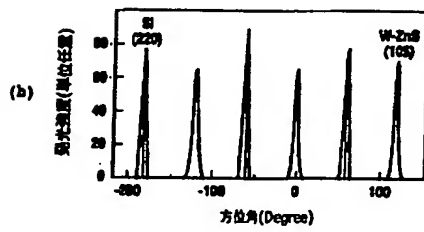
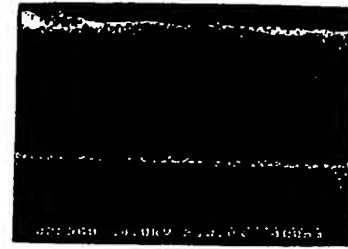
【図 3】



【図 5】

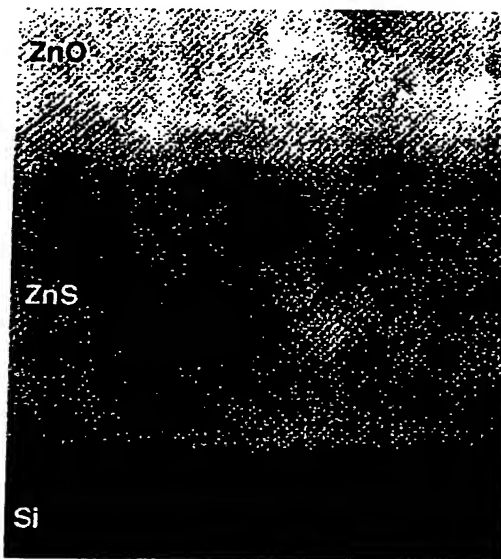


【図 7】



【図 16】

【図 8】



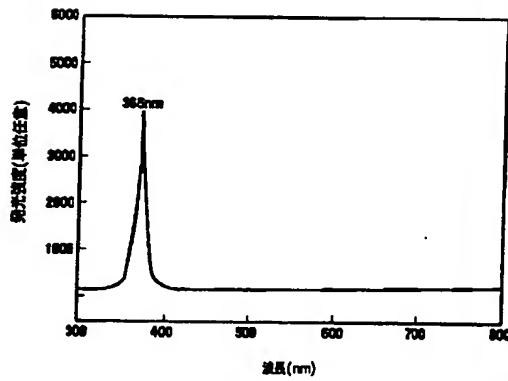
(a)



(b)



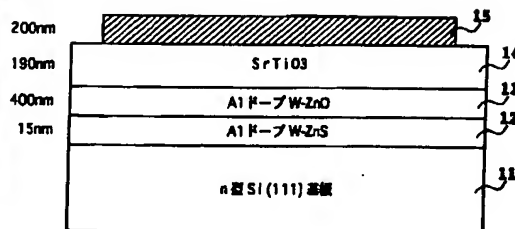
【図 6】



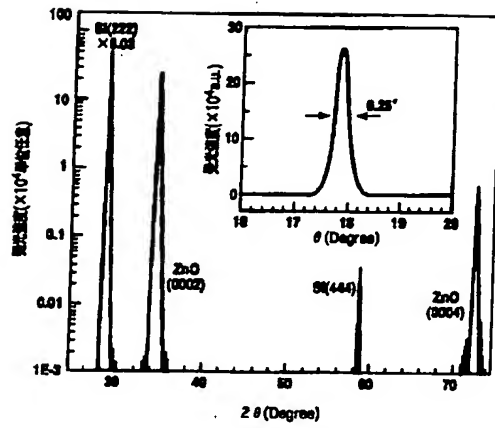
【図 9】



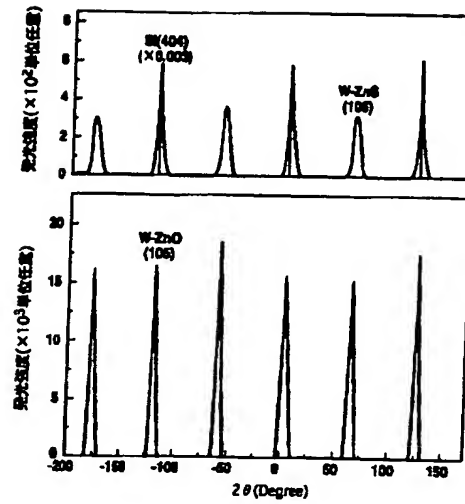
【図 10】



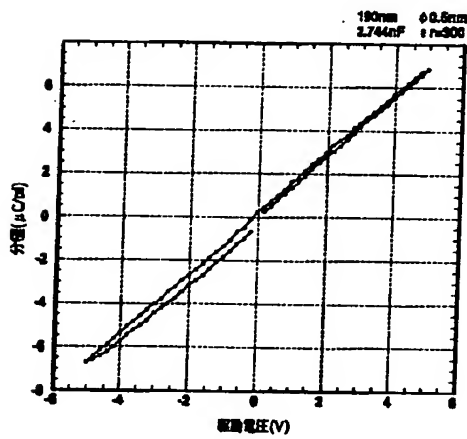
【図 11】



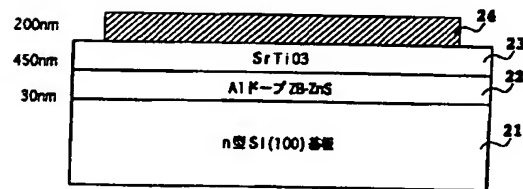
【図 12】



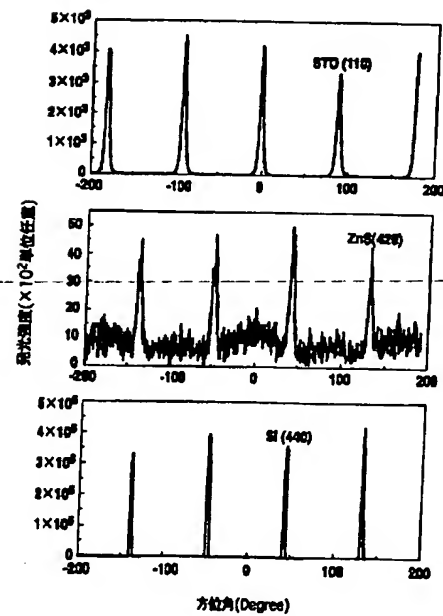
【図 13】



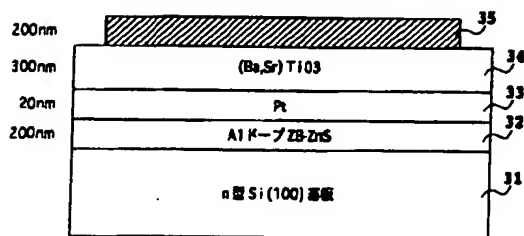
【図 14】



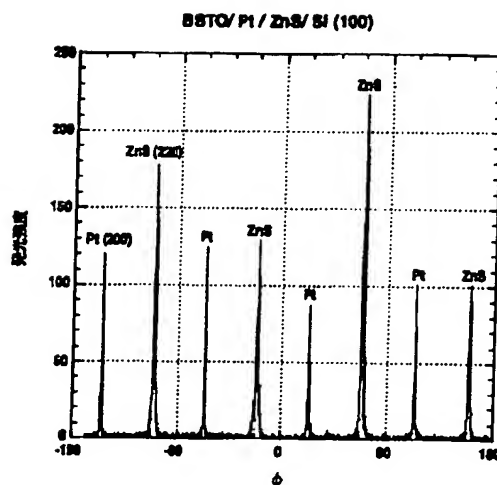
【図 15】



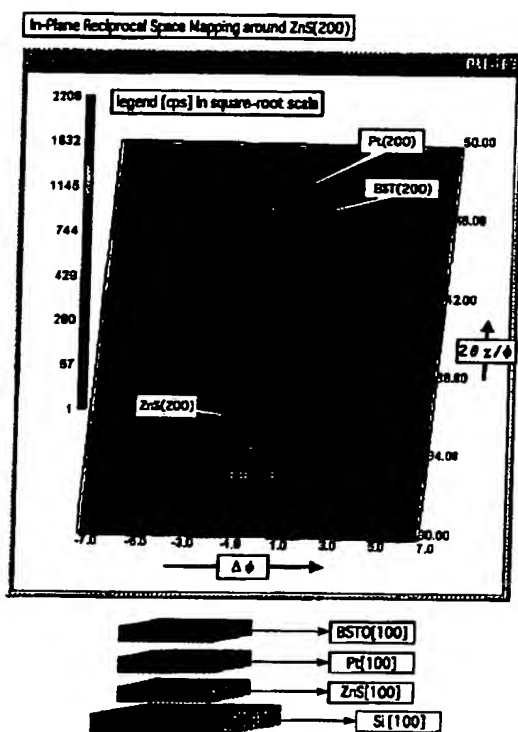
【図 18】



【図 19】



【図 20】



フロントページの続き

(51) Int. Cl. 7

F I

テーマコード (参考)

H 01 S 5/323

(74) 代理人 100106998

弁理士 橋本 傳一

(72) 発明者 知京 豊裕

茨城県つくば市千現 1 丁目 2 番 1 号 独立行政法人物質・材料研究機構内

(72) 発明者 劉 泳祚

茨城県つくば市千現 1 丁目 2 番 1 号 独立行政法人物質・材料研究機構内

(72) 発明者 鯉沼 秀臣



東京都杉並区荻窪三丁目 4 7 番 8 号

(72) 発明者 川崎 雅司

宮城県仙台市青葉区片平 2-1-1 東北大学金属材料研究所内

(72) 発明者 小西 義則

神奈川県横須賀市長坂二丁目 2 番 1 号 株式会社富士電機総合研究所内

(72) 発明者 米澤 喜幸

神奈川県横須賀市長坂二丁目 2 番 1 号 株式会社富士電機総合研究所内

F ターム (参考) 5F038 AC03 AC05 AC15 EZ14 EZ20

5F041 AA40 CA02 CA23 CA33 CA40 CA41 CA42 CA77

5F045 AB14 AB22 AF03 BB12 BB16 CA10 CB02 DA53

5F073 CA02 CB04 CB07 DA35

BEST AVAILABLE COPY